

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01B 1/16

H01G 4/008 H01G 4/30



[12] 发明专利申请公开说明书

[21] 申请号 02143985.0

[43] 公开日 2003 年 4 月 16 日

[11] 公开号 CN 1411003 A

[22] 申请日 2002.9.30 [21] 申请号 02143985.0

[30] 优先权

[32] 2001.10.5 [33] JP [31] 2001-310383

[32] 2002.8.14 [33] JP [31] 2002-236240

[71] 申请人 株式会社村田制作所

地址 日本京都府

[72] 发明人 中村有幸 清水基寻 佐野晴信

[74] 专利代理机构 上海专利商标事务所

代理人 孙敬国

权利要求书 2 页 说明书 20 页 附图 2 页

[54] 发明名称 导电糊、迭层陶瓷电子器件制造方法及迭层陶瓷电子器件

[57] 摘要

本发明揭示一种导电糊、迭层陶瓷电子器件的制造方法及迭层陶瓷电子器件。在导电糊中加上导电金属粉及有机赋形剂，使其含有陶瓷粉。陶瓷粉为 Re(La 等)、包括 Mg 及 Mn 的化合物的至少一种、并且焙烧过的 ABO_3 系(A 为 Ba 等、B 为 Ti 等)的粉末，具有比金属粉更小的平均粒径，并且是在构成陶瓷层的基体用陶瓷的烧结温度下不烧结的粉末。在迭层陶瓷电容器中，为了不易因烧结时的陶瓷层和内部导体膜间的收缩行为之差别引起产生裂缝等缺陷，所以，在让内部导体膜用的导电糊含有陶瓷粉之同时，做成使得该陶瓷粉不会给陶瓷层的电气特性带来不良影响。

1. 一种导电糊，用于在包括由基体用陶瓷组成的多层陶瓷层、及沿着前述陶瓷层间特定界面延伸的内部导体膜的迭层电子器件中，形成前述内部导体膜，其特征在于，包括

导电金属粉，

陶瓷粉，以及

有机赋形剂，

所述陶瓷粉包括 Re (Re 为 La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Ln 及 Y 中至少一种)、从 Mg 及 Mn 的化合物中选出的至少一种，并且为焙烧过的 ABO_3 系 (A 为 Ba、或其一部分被转换成 Ca 及 Sr 的至少一种、B 为 Ti、或其一部分被转换成 Zr 及 Hf 的至少一种) 的粉末，具有比所述金属粉小的平均粒径，并且为在所述基体用陶瓷的烧结温度下不烧结的粉末。

2. 如权利要求 1 所述的导电糊，其特征在于，

所述金属粉由从 Ag、以 Ag 为主成分的合金、Ni、Ni 为主成分的合金、Cu 及 Cu 为主成分的合金中至少选择一种组成。

3. 一种迭层陶瓷电子器件的制造方法，制造包括由基体用陶瓷组成的多层陶瓷层、及沿所述陶瓷层间特定界面延伸的内部导体膜的迭层陶瓷电子器件，其特征在于，包括下述工序：

陶瓷原料片准备工序，该陶瓷原料片包括主成分能用一般式 $A'B'O_3$ (A' 为 Ba 或 Ba 以及其一部分被转换成 Ca 及 Sr 的至少一种、 B' 为 Ti 或 Ti 以及其一部分被转换成 Zr 及 Hf 的至少一种) 表示的基体用陶瓷原料粉末，

未经加工的迭层体制作工序，如提供所述陶瓷层那样，将多片所述陶瓷原料片层迭，同时如提供所述内部导体膜那样，沿所述陶瓷原料片间特定界面涂布如权利要求 1 或 2 所述的导电糊，以及

烧结所述未经加工的迭层体的工序。

4. 如权利要求 3 所述的迭层陶瓷电子器件的制造方法，其特征在于，

在所述未经加工的迭层体制作工序中，由所述导电糊提供的所述内部导体膜配置成通过所述陶瓷层，以便取得静电电容，在烧结所述未经加工的迭层体的工序之后，还包括在烧结后的所述迭层体外表上，形成与取出所述静电电容用的所述内部导体膜特定部位在电路上连接的外部电极的工序，由此制造迭层

陶瓷电容。

5. 一种迭层陶瓷电子器件，包括由基体用陶瓷组成的多层陶瓷层、及沿所述陶瓷层用特定界面延伸的内部导体膜，其特征在于，

所述基体用陶瓷的主成分能用一般式 $A'B'O_3$ (A' 为 Ba 或 Ba 以及其一部分被转换成 Ca 及 Sr 的至少一种、 B' 为 Ti 或 Ti 以及其一部分被转换成 Zr 及 Hf 的至少一种) 表示，并且所述内部导体膜由烧结如权利要求 1 或 2 所述的导电糊后所得到的烧结体组成。

6. 如权利要求 5 所述的迭层陶瓷电子器件，其特征在于，

所述内部导体膜配置成通过所述陶瓷层，以便取得静电电容，还包括在有所述多层陶瓷层构成的迭层体表面上形成并与取出所述静电电容的所述内部导体膜特定部位在电路上连接的外部电极，由此构成迭层陶瓷电容。

导电糊、迭层陶瓷电子器件制造方法及迭层陶瓷电子器件

技术领域

本发明涉及导电糊、用于形成内部导电膜使用该导电糊所实施的制造迭层陶瓷电子器件的方法，及用导电糊构成的迭层陶瓷电子器件，特别涉及在迭层陶瓷电子器件中推进薄层化及多层化，用于不易产生结构上的缺陷的改进。

背景技术

作为迭层陶瓷电子器件的一个例子的迭层陶瓷电容，通常以下述方法制造。

首先，在其表面上，由含导电成分的导电糊形成具有所希望的图案的内部导体膜，准备含有电介质陶瓷原料的陶瓷原料片。作为电介质陶瓷原料，例如可用 BaTiO_3 为主成分的原料。

接着，将包括上述内部导体膜形成的陶瓷原料片在内的多片陶瓷原料片迭在一起，并热压由此，制作一体化的未经加工的迭层体。

然后，将该未经加工的迭层体烧结，由此，得到烧结后的迭层体。该迭层体具有由上述陶瓷原料片提供的多层陶瓷层的迭层结构，在迭层体内部，前述内部导体膜通过陶瓷层配置成能产生静电电容。

之后，在迭层体的外表面上形成与取出静电电容用的内部导体膜的特定部位在电路上连接的外部电极。

这样，就完成迭层陶瓷电容的制作。

在这样的迭层陶瓷电容上，以使其小型化和大容量为目的，近年来正在推进陶瓷层的薄层化及多层化。

但是，为了谋求实现陶瓷层的薄层化及多层化，尽量合乎陶瓷层和内部导体膜间在烧结时的收缩行为成为一个重要的课题。

通常在烧结时的升温过程中，内部导体膜所含的导电金属粉末的收缩开始温度比陶瓷层的收缩开始温度低很多。这样，在两者间的收缩行为存在差异时，在迭层陶瓷电容的内部产生较大的应力，耐热冲击性等因此降低之同时，更严重的场合会产生裂缝、或在陶瓷层和内部导体膜之间产生剥离。

为了解决这些问题，在例如日本特开平 6-290985 号公报中，提出以下方法，即将和陶瓷层所含的陶瓷原料相同组成或不同组成的各种陶瓷原料粉末添加入为了形成内部导体膜所用的导电糊中，由此，使内部导体膜的收缩行为接近陶瓷层的收缩行为。

上述公报中，记载着将 Zr 或稀土元素的氧化物等添加入导电糊，抑制导电糊所含导电金属粉末的烧结，使其收缩行为趋近陶瓷层的收缩行为的方法，由此，在不易产生裂缝、在陶瓷层和内部导体膜间不易产生剥离上取得了成功。

对于向为了形成内部导体膜所用的导电糊中添加陶瓷原料粉除了上述公报以外，也在例如日本特开 5-63929 号公报、特开 2001-15375 号公报、特开 2000-269073 号公报、及特开平 6-96998 号公报等上有所记载。这些公报中作为发明的效果，显示出不仅在迭层陶瓷电容的结构上能防止缺陷，而且增加电容率、提高内部导体膜的有效区。

近年来，随着电子技术的发展，急速推进电子器件小型化，对迭层陶瓷电容小型化、大容量化的要求也日益增高。例如在迭层陶瓷电容上，希望能使厚度 $2\mu\text{m}$ 左右的陶瓷层能付诸实用。

另一方面，内部导体膜的厚度主要为 $1\text{—}2\mu\text{m}$ 左右。因此，陶瓷层的厚度接近内部导体膜的厚度。结果在烧结时由于陶瓷层和内部导体膜之间收缩行为之差异产生的总是变得日益明显，因此，变得更加容易引发迭层陶瓷电容结构的缺陷。

如从物质扩散的本质着手，则可以考虑，在烧结时，形成内部导体膜用的导电糊中的陶瓷原料和陶瓷层一侧的成分会产生何种反应。例如以前述日本特开平 6-290985 号公报记载的方法，可以考虑能抑制迭层陶瓷电容结构上的缺陷，因为将不是陶瓷层的主成分的金属氧化物添加进导电糊，所以在烧结时，导电糊中的金属氧化物和陶瓷层中所含的成分反应，使得陶瓷层的电气特性变化。

如上述反应均匀地产生，就不会有太大的问题，但实际上，因为反应的产生不均匀，所以形成部分电气特性各异的陶瓷层，造成迭层陶瓷电容电气特性偏差。

尤其是向导电糊中添加稀土元素氧化物时，如日本特许 2722457 号公报记载，将和陶瓷层内稀土元素氧化物接触的部分半导体化，作为陶瓷层内电介质起作用的部分的厚度会产生比实际的陶瓷层的外观上的厚度薄的现象。其结

果，带来对于迭层陶瓷电容的绝缘电阻，及其它的电气特性的可靠性的下降，所以添加稀土元素氧化物的方法，特别不适合陶瓷层的薄层化。

再有，即使用添加了稀土元素氧化物的导电糊，通过改进该方法，如日本特公平 5-63929 号公报、特开 2001-15375 号公报所记载，虽然能取得增加相对介电常数、提高可靠性等效果，但仍然由于陶瓷层的主成分和与该主成分不同的金属氧化物的随机的反应，引起产生陶瓷层电气特性偏差，带来作为制品的迭层陶瓷电容的电气特性的偏差。

为了处置这种偏差，在制品出厂阶段，虽然可以进行选择甄别以满足每种特性的规格，这时，批量生产的成品率降低，次品率上升，在成本上成为问题。

特别是在将来，在陶瓷层薄层化进一步发展的阶段，预计会得到 $1\mu\text{m}$ 以下的厚度，这时，偏差的影响将变得更为显著，上述问题更加激化。

还有，在为了形成内部导体膜所用的导电糊中添加和陶瓷层的主成分不同的稀土元素氧化物那样的金属氧化物时，不是以单独的形式添加该金属氧化物，也可考虑和金属氧化物一起添加陶瓷层的主成分或与其类似的成分。

但是，应用上述技术，也利用日本例如特开 2001-15375 号公报及特开 2000-269073 号公报记载的方法，稀土元素氧化物扩散入陶瓷层，和陶瓷层的成分反应，带来迭层陶瓷电容电气特性的偏差，招致批量生产时成品率下降及次品率增加。

在这样的背景下，希望能即使迭层陶瓷电容日益小型化、大容量化，但不会在迭层陶瓷电容的结构上产生缺陷，另外，对陶瓷层的电气特性也不会带来实质上的坏影响，实现形成内部导体膜用的导电糊。

虽然是同样的，但并不限于上述的迭层陶瓷电容，可以说对其它的迭层陶瓷电子器件也适用。

因此，本发明之目的在于提供一种能满足上述要求的导电糊、一种为了形成内部导体膜用该导电糊实施的迭层陶瓷电子器件的制造方法、及一种利用导电糊构成迭层陶瓷电子器件。

发明内容

本申请的发明者，基于以下的见解，直至完成本发明。

即，为了使烧结时内部导体膜的收缩行为接近陶瓷层的，在烧结前干燥的导电糊膜中，使比为了形成内部导体膜用的导电糊所含的导电金属粉更细的陶

瓷粉均匀地存在在导电金属粉末之间是有效的。由此，能有效地取得陶瓷粉的添加效果，因此，能将应添加入导电糊中的陶瓷粉抑制在必需的最低限度。

另外，在形成内部导体膜用的导糊中添加进和陶瓷层内主成分不同的金属氧化物时，不是以单独的形式添加这一金属氧化物，虽然变成和陶瓷层的主成分或与其类似的成分一起添加金属氧化物，但不单纯是将它们混合后添加，而是将它们预先热处理，使产生反应，可以在以构成陶瓷层的基体用陶瓷的烧结温度下假设不烧结的状态之后的阶段添加。

基于以上见解，本发明的导电糊，用于在包括由基体用陶瓷组成的多层陶瓷层、及沿着前述陶瓷层间特定界面延伸的内部导体膜的迭层电子器件中，形成前述内部导体膜，包括

导电金属粉，
陶瓷粉，以及
有机赋形剂，

所述陶瓷粉包括 Re (Re 为 La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Ln 及 Y 中至少一种)、从 Mg 及 Mn 的化合物中选出的至少一种，并且为焙烧过的 ABO_3 系 (A 为 Ba、或其一部分被转换成 Ca 及 Sr 的至少一种、B 为 Ti、或其一部分被转换成 Zr 及 Hf 的至少一种) 的粉末，具有比所述金属粉小的平均粒径，并且为在所述基体用陶瓷的烧结温度下不烧结的粉末。

金属粉由从 Ag、以 Ag 为主成分的合金、Ni、Ni 为主成分的合金、Cu 及 Cu 为主成分的合金中至少选择一种组成。

本发明还是面向制造具备基体用陶瓷组成的多层陶瓷层、及沿着陶瓷层间的特定的界面延伸的内部导体膜的迭层陶瓷电子器件的方法。

本发明的迭层陶瓷电子器件的制造方法，制造包括由基体用陶瓷组成的多层陶瓷层、及沿所述陶瓷层间特定界面延伸的内部导体膜的迭层陶瓷电子器件，其特征在于，包括下述工序：

陶瓷原料片准备工序，该陶瓷原料片包括主成分能用一般式 $A'B'O_3$ (A' 为 Ba 或 Ba 以及其一部分被转换成 Ca 及 Sr 的至少一种、 B' 为 Ti 或 Ti 以及其一部分被转换成 Zr 及 Hf 的至少一种) 表示的基体用陶瓷原料粉末，

未经加工的迭层体制作工序，如提供所述陶瓷层那样，将多片所述陶瓷原料片层迭，同时如提供所述内部导体膜那样，沿所述陶瓷原料片间特定界面涂布本发明的导电糊，以及

烧结所述未经加工的迭层体的工序。

本发明的制造方法较佳的是能适用于迭层陶瓷电容的制造方法。这种场合，在所述未经加工的迭层体制作工序中，由所述导电糊提供的所述内部导体膜配置成通过所述陶瓷层，以便取得静电电容，在烧结所述未经加工的迭层体的工序之后，还包括在烧结后的所述迭层体外表上，形成与取出所述静电电容用的所述内部导体膜特定部位在电路上连接的外部电极的工序。

本发明还面向具备由基体用陶瓷组成的多层陶瓷层及沿着陶瓷层间的特定界面延伸的内部导体膜的迭层陶瓷电子器件。

本发明的迭层陶瓷电子器件，包括由基体用陶瓷组成的多层陶瓷层、及沿所述陶瓷层用特定界面延伸的内部导体膜，

所述基体用陶瓷的主成分能用一般式 $A'B'O_3$ (A' 为 Ba 或 Ba 以及其一部分被转换成 Ca 及 Sr 的至少一种、 B' 为 Ti 或 Ti 以及其一部分被转换成 Zr 及 Hf 的至少一种) 表示，并且所述内部导体膜由烧结如权利要求 1 或 2 所述的导电糊后所得到的烧结体组成。

本发明的迭层陶瓷电子器件较佳的是适用于迭层陶瓷电容。这种场合，所述内部导体膜配置成通过所述陶瓷层，以便取得静电电容，还包括在有所述多层陶瓷层构成的迭层体表面上形成并与取出所述静电电容的所述内部导体膜特定部位在电路上连接的外部电极。

附图说明

图 1 表示用本发明一实施形态的导电糊构成的迭层陶瓷电子器件的一例的迭层陶瓷电容 1 的剖视图。

图 2 表示在按照本发明实施的实验例 1 中，添加入导电糊后的实施例 1 及比较例 1—3 的各个例子涉及的陶瓷粉以及基体用陶瓷，随着温度上升的收缩率变化的示意图。

图 3 表示在按照本发明实施的实验例 2 中，添加入导电糊后的实施例 2 及比较例 4 的各个例子涉及的陶瓷粉以及基体用陶瓷，随着温度上升收缩率变化的示意图。

标号说明

1. 迭层陶瓷电容

2. 迭层体
3. 电介质陶瓷层
4. 5. 内部导体膜
8. 9. 外部电极

三

具体实施形态

图1表示用本发明的一实施形态的导电糊构成迭层陶瓷电子器件的一个例子的剖视图。

迭层陶瓷电容1具备迭层体2。迭层体2具备被迭层的多层电介质陶瓷层3、和沿着多层电介质陶瓷层3之间的特定的界面，分别形成的多片内部导体膜4及5。

内部导体膜4及5一直形成到迭层体2的外表面，但是一直被引出到迭层体2的一方的端面6的内部导体膜4和一直被引出到另一方端面7的内部导体膜5在迭层体2的内部，通过电介质陶瓷层3交替配置得到静电电容。

为取出上述静电电容在迭层体2的表面上即端面6及7上分别形成外部电极8及9使得与内部导体膜4及5的特定部位在电路上连接。另外，在外部电极8及9上分别形成镍、铜等组成的镀层10及11，再在其上分别形成由软钎焊料，锡等组成的第2镀层12及13。

在这样的迭层陶瓷电容1上，构成电介质陶瓷层3的基体用陶瓷具有能以一般式 $A'B'O_3$ (A' 为 Ba、或 Ba 以及其一部分被置换成 Ca 及 Sr 的至少一种、 B' 为 Ti 或 Ti 以及其一部分被置换成 Zr 及 Hf 的至少一种) 表示的主成分。

另一方面，内部导体膜4及5由将具有以下组成的导电糊烧结后得到的烧结体构成。

也就是说，电糊含导电金属粉、陶瓷粉、及有机赋形剂。

作为金属粉可用例如 Ag、或以 Ag 为主成分的合金、Ni 或以 Ni 为主在恰好的合金、Cu 或以 Cu 为主成分的合金组成的粉末、或用将它们混合后的粉末。

陶瓷粉包括从 Re (Re 为 La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Lu 及 y 中至少一种)、Mg、及 Mn 的化合物中选出的至少一种，并且是焙烧过的 ABO_3 系 (A 为 Ba、或 Ba 以及其一部分被置换成 Ca 及 Sr 的至少一种、B 为 Ti、或 Te 以及其一部分被置换成 Zr 或 Hf 中至少一种) 的粉末，另外该陶

瓷粉末具有比上述金属粉末更细的粒径，并为在所述基体用陶瓷的烧结温度下不烧结的粉末。

虽然，上述陶瓷粉径焙烧工序后能获得，但这时，为主成分即 ABO_3 系的焙烧物和添加成分即 Re、Mg 及 Mn 的化合物的至少一种混合后焙烧的产物，或者，也可以通过在作为主成分即 ABO_3 系的初始原料的 ACO_3 和 BO_2 中加入作为添加成分的上述化合物并混合，将这些初始原料总括起来焙烧而得。

如前述关于为了形成内部导体膜 4 及 5 所用的导电糊含有的陶瓷粉，通过其平均粒径比相同导电糊含有的金属粉平均粒径细，并且假设为在基体用陶瓷的烧结温度下不烧结的粉末，则从后面将叙述的实验例中可以明了，能在迭层陶瓷电容 1 的构造上不易产生缺陷、另外，亦难以使电气特性产生偏差，其结果，有利于实现电介质陶瓷层 3 的薄层化。

图 1 所示的迭层陶瓷电容 1 能依如下的方法制造。

首先准备包含以前述的一般式 $A'B'O_3$ 为主成分的基体用陶瓷原料拌在內的泥浆，通过将该泥浆制成薄片状，从而能制备陶瓷原料片。

接着，在陶瓷原料片上用具有前述特定组成的导电糊，用印刷等方法形成具有希望的图案的内部导体膜 4 及 5。

然后，如上所述，分别形成内部导体膜 4 及 5 的陶瓷原料片在将所需的几片层迭起来之同时，在其上下再层迭没有形成内部导体膜的陶瓷原料片，通过热压接，得到一体化的未经加工状态的迭层体 2。

此后，该未经加工的迭层体 2 例如在还原性气氛中烧结，由此，迭层体 2 被烧结。在该烧结后的迭层体 2 中，前述的陶瓷原料片提供电介质陶瓷层 3，提供分别形成内部导体膜 4 及 5 的导电糊变成烧结体。

接着在迭层体 2 的端面 6 及 7 上分别形成与内部导体膜 4 及 5 的特定部位在电路上连接的外部电极 8 及 9。作为外部电极 8 及 9 的材料可用和前述内部导体膜 4 及 5 相同的材料。另外作为外部电极 8 及 9 中的导电成分可以用作为内部导体膜 4 及 5 用的导电成分，在前面例举过的 Ag，或以 Ag 为主成分的合金、Ni 或以 Ni 为主成分的合金、Cu 或以 Cu 为主成分的合金，除上述以外，也可用 Pd 或 Ag-Pd 合金等。另外，也可用在金属粉中添加 B_2O_3 - Li_2O - SiO_2 -BaO 系或 B_2O_3 - SiO_2 -BaO 系等玻璃料，考虑到迭层陶瓷电容 1 的用途、使用场所等，

可选择适当的材料。

再者，外部电极 8 及 9 虽然通过将含导电金属粉的糊通常涂在烧结后的迭层体 2 上，再焙烧而形成，但也可以做成涂在处于未经加工状态的迭层体 2 上，在迭层体 2 的烧结工序上同时焙烧。

接着，在外部电极 8 及 9 上镀镍、或铜等，形成第 1 层镀层 10 及 11，再在其上镀上软钎焊料、锡等，形成第 2 层镀层 12 及 13，从而迭层陶瓷电容 1 的制作就完成。

以上，就迭层陶瓷电容对本发明作了说明，但该发明涉及的导电糊若是具备由基体用陶瓷组成的多层陶瓷层及沿着陶瓷层间特定的界面延伸的内部导体膜的迭层陶瓷电子器件，则在除了迭层陶瓷电容以外的迭层电子器件上，为了形成内部导体膜，也能有益地被使用。

以下，对为了究明本发明涉及的导电糊的组成及其所含的陶瓷粉物理性质及特性等的相想范围，同时对为了确认本发明带来的效果而实施的实验例子进行说明。

[实验例]

(实验例 1)

实验例 1 中，作为基体用陶瓷，用 Ab/Ti 比为 1.004 的 BaTiO_3 为主成分，在其中添加 Dy_2O_3 、 MgO 、 MnO 及 SiO_2 ，另一方面，作为为了形成内部导体膜所用的导电糊含有的导电金属粉，用的是镍粉。

首先，作为基体用的陶瓷的最初原料，准备纯度 99.9% 以上的 TiCl_4 和 $\text{Ba}(\text{NO}_3)_2$ 、将其称重后，用草酸，使其作为草酸钛钡 ($\text{BaTiO}(\text{C}_2\text{O}_4) \cdot 4\text{H}_2\text{O}$) 沉淀，得到沉淀物。以 1000°C 温度使该沉淀物加热分解，合成作为主成分的 BaTiO_2 ，得到平均粒径 $0.3\mu\text{m}$ 的 BaTiO_3 粉末。

另一方面，准备好平均粒径均为 $0.1\mu\text{m}$ 的 Dy_2O_3 、 MgO 、及 SiO_2 的粉末。

接着将这些原料粉末以对 100 克分子的 BaTiO_3 ， Dy_2O_3 为 1 克分子、 MgO 为 1.8 克分子、 MnO 为 0.2 克分子、及 SiO_2 为 2 克分子的配比混合，得混合粉末。

然后，在该混合粉末中加入聚乙烯醇丁醛系粘接剂及乙醇等有机溶剂，用球磨机湿法混合，制作陶瓷泥浆。

将这样的陶瓷泥浆用刮刀法制成薄片，获得厚 $2.5\mu\text{m}$ 矩形的陶瓷原料片。

另一方面, 准备形成内部导体膜用导电糊, 即, 将平均粒径 $0.4\mu\text{m}$ 的镍粉取 47.5 重量%、以后将叙述的陶瓷粉取 2.5 重量%、将乙基纤维素溶解在萘品醇中前者为 10 重量%后者为 90 重量%制成的有机赋形剂取 35 重量%、萘品醇取 15 重量%, 通过用三辊球磨机分散混合, 制作成镍粉和陶瓷粉均匀分散的导电糊。

这里, 关于添加进导电糊的上述的陶瓷粉, 制作了下述实施例 1 以及比较例 1、2 及 3 共四种陶瓷粉, 用各种陶瓷粉做成四种导电糊。

(1) 实施例 1

以和基体用陶瓷的场合同样的步骤制成的平均粒径 $0.2\mu\text{m}$ 的 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ 粉末中添加进平均粒径都为 $0.1\mu\text{m}$ 的 Dy_2O_3 及 MgO 的各种粉末, 将它们用球磨机湿式混合, 在 80°C 温度下焙烧 2 小时, 通过粉群, 获得焙烧物即陶瓷粉末。这时, $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ 、 Dy_2O_3 及 MgO 的配此做成对于 100 克分子的 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$, Dy_2O_3 为 2 克分子、及 MgO 为 1 克分子。所得的陶瓷粉末的平均粒径因为主成分为平均粒径 $0.2\mu\text{m}$ 的 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ 粉末, 所以基本上为 $0.2\mu\text{m}$ 。

(2) 比较例 1

和上述的实施例 1 相比, 除去主成分即 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ 粉末中平均粒径 $0.5\mu\text{m}$ 的部分, 用和实施例 1 的场合同样的方法, 得到平均粒径基本为 $0.5\mu\text{m}$ 的陶瓷粉。

该比较例 1 涉及的陶瓷粉和实施例 1 涉及的陶瓷粉比较, 只是其平均粒径不同而已。

(3) 比较例 2

制作和基体用陶瓷所用的原料粉末完全相同的粉末。即准备平均粒径 $0.3\mu\text{m}$ 和 BaTiO_3 粉、及平均粒径都为 $0.1\mu\text{m}$ 的 Dy_2O_3 、 MgO 、 MnO 、 SiO_2 的各种粉末。将这些原料粉末以对 100 克分子的 BaTiO_3 , Dy_2O_3 为 1 克分子、 MgO 为 1.5 克分子、 MnO 为 0.2 克分子、 SiO_2 为 2 克分子的配此混合, 得到平均粒径 $0.3\mu\text{m}$ 的混合粉末。对于该混合粉末不进行热处理(焙烧)。

(4) 比较例 3

和实施例 1 比较, 将具有同样配比的同样的原料粉末混合, 得到平均粒径

大致为 $0.2\mu\text{m}$ 的混合粉末。与实施例 1 不同之处为不作热处理（焙烧）。

对于以上所得的实施例 1 以及比较例 1、2、3 涉及的导电糊，其所含镍粉的平均粒径、以及陶瓷粉的组成配比及处理、和平均粒径，汇总示于表 1。

[表 1]

	镍粉的平均 粒径 (μm)	陶 瓷 粉	平均粒径 (μm)
		组成配比及处理	
实施例 1	0.4	[100 克分子 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ -2 克分子 Dy_2O_3 -1 克分子 MgO] 的焙烧物	0.2
比较例 1	0.4	[100 克分子 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ -2 克分子 Dy_2O_3 -1 克分子 MgO] 的焙烧物	0.5
比较例 2	0.4	[100 克分子 $(\text{BaTiO}_3$ -1 克分子 Dy_2O_3 -1.5 克分子 MgO -0.2 克分子 MnO -2 克分子 SiO_2] 的混合物	0.3
比较例 3	0.4	[100 克分子 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ -2 克分子 Dy_2O_3 -1 克分子 MgO] 的混合物	0.2

接着，将实施例 1 以及比较例 1—3 的每一种涉及的导电糊网印在前述陶瓷原料片上，形成应成为内部导体膜的导电糊膜。

然后，将包括形成如上所述导电糊膜的陶瓷原料片在内的多层陶瓷原料片层迭，通过热压接，得到未经加工的迭层体，在该未经加工的迭层体上，做成一方的端面上引出的导电糊膜和另一方面端面上引出的导电糊膜在层迭方向上交替排列。

此后，在氮气气氛中将该迭层体加热至 350°C ，使粘接剂燃烧后，在氧分在 10^{-9} — 10^{-12}Mpa 的 H_2 - N_2 - H_2O 气体组成的还原性气氛中，用 1220°C 温度 2 小时烧结，得到烧结后的迭层体，该迭层体为具备电介质陶瓷层和内部导体膜，电介质陶瓷层由陶瓷原料片的烧结体提供，内部导体膜由导电糊膜的烧结体提供。

接着，在迭层体的端面上，含有 B_2O_3 - Li_2O - SiO_2 - BaO 系的玻璃料之同时，涂布铜为导电成分的导电糊，在氮气气氛中以 800°C 温度焙烧，形成和内部导体膜电路上保持连接的外部电极。

这样得到的迭层陶瓷电容的外形尺寸宽 1.6mm、长 3.2mm、厚 1.2mm，介于内部导体膜间的电介质陶瓷层的厚度为 $0.2\mu\text{m}$ 。另外，有效电介质陶瓷层的层数为 100 层，每一层的内部导体膜的有效相向面积为 2.1mm^2 。

然后，对于这样得到的各试料涉及的迭层陶瓷电容或烧结后的迭层体，其结果如表 2 所示：分别对“裂缝发生率”、“静电电容”、“静电电容偏差”、

“绝缘电阻”、“LogIR”、“IR 偏差”及“高温负载试验不合格数”作出评价。

更加详细的为用光学显微镜观察各试料涉及的迭层体外观，评价有无裂缝发生，同时，用树脂将烧结后的迭层体固定，观察作镜面研磨后显现的断面，评价在内部有无裂缝发生，求得将这些外观上的裂缝及内部的裂缝合在一起的“裂缝发生率”。

另外，将上述外观结构上无缺陷的迭层陶瓷电容作测定用试料，在温度 25℃、1KHZ 及 1Vrms 的条件下测量“静电电容”之同时，将“静电电容偏差”作为最大值、最小值及标准偏差求出。

另外，同样将外观结构上无缺陷的迭层陶瓷电容作测定用试料，在室温下，施加 6V 直流电压 2 分钟测定“绝缘电阻 logIR”之同时，将其“IR 偏差”作为最大值、最小值及标准偏差求出。

又，同样地将外观结构上无缺陷的 72 个迭层陶瓷电容作为测定用试料，在温度 150℃下，施加 10V 电压，经过 250 小时的高温负载试验，将绝缘电阻值低于 200KΩ 的试料判定为不合格，求出“高温负载试验的不合格数”。

[表 2]

	裂缝 发生率 (%)	静止电容 (μF)	静电电容偏差			绝缘电阻 logIR	IR 偏差			高温负载试 验的不合格 数(个/72 个)
			最大值	最小值	标准偏差		最大值	最小值	标准偏差	
实施例 1	0	2.54	2.63	2.45	0.03	10.33	10.52	10.12	0.03	0
比较例 1	3	2.42	2.53	2.31	0.04	10.26	10.43	10.1	0.02	0
比较例 2	25	2.33	2.77	1.88	0.18	9.64	10.51	8.72	0.27	5
比较例 3	0	2.36	2.87	1.84	0.21	9.58	10.52	8.62	0.29	6

然后，如前所述当制作（1）实施例 1、（2）比较例 1、（3）比较例 2、（4）比较例 3 的每一个涉及的导电糊之时，用和基板用陶瓷所用的陶瓷原料粉同样的方法将添加的陶瓷粉形成薄片状，通过对所得的薄穿孔加压，做成园盘状的试样。

该园盘状的试料以和基体用陶瓷的场合相同的烧结温度（1220℃）烧结后，求各试料的堆密度。然后，求出各试料涉及的堆密度对于陶瓷粉的真密度的比率，将该比率作为相对密度进行评价。这样求得的“相对密度”示于表 3 中。

[表 3]

	相对密度(%)
实施例 1	62
比较例 1	35
比较例 2	96
比较例 3	67

在表 3 上,“相对密度”90%以上时,更确切为 95%以上时,能判断陶瓷粉烧结。

另外,在实施例 1 及比较例 1—3 的各个涉及的导电糊中添加过陶瓷粉的上述烧结工序中,求出收缩率对于温度上升的变化即收缩行为。其结果示于图 2。

再者,在图 2 中,很容易作出实施例 1 及比较例 1—3 和基体用陶瓷的比较,所以,以于在体用陶瓷的收缩行为也一样示出。在比较例 2 上因为利用了和基体用陶瓷所用的陶瓷原料粉同样的粉末,所以,在图 2 上,比较例 2 和基体用陶瓷互相重叠。

以下,参照表 1 至表 3 以及图 2,对实施例 1 以及比较例 1—3 逐一评价。

在实施例 1 及比较例 1—3 的任一个中,如表 2 所示,“静电电容”为 2.5 μF 左右、“绝缘电阻 $\log\text{IR}$ ”为 10 左右、对于这些,发现无实质性的差别。但是,对于“静电电容偏差”、“IR 偏差”、及“高温负载试验的不合格数”,发现在实施例 1 及比较例 1—3 之间有较大的差别。

在实施例 1 中,添加入导电糊的陶瓷粉平均粒径和表 1 所示比镍粉的平均粒径小。另外,如表 3 所示:相对密度为 62%,远低于 90%,并以图 2 表示的收缩行为可知,在基体用陶瓷的烧结温度(1220℃)下没有烧结。从以上诸点可知:如表 2 所示无裂缝发生,另外,因为陶瓷粉难以与基体用陶瓷反应,故“静电电容偏差”、及“IR 偏差”小,另外“高温负载试验的不合格数”为 0,能得到稳定的特性。

若将比较例 1 和比较例 2 比较,在比较例 1 上虽然有极少量,但还是能发现裂缝的产生。这是因为在比较例 1 中,添加入导电糊的陶瓷粉在以基体用陶瓷的烧结温度(1220℃)下烧结时的相对密度如表 3 所示较低,该陶瓷粉的平均粒径如表 1 所示,比镍粉的平均粒径大,在烧结前的干燥后的导电糊膜中使

陶瓷粉不能均匀地存在镍粉之间。还有，对于“静电电容偏差”、“IR 偏差”、及“高温负载试验的不合格数”，因为比较例 1 涉及的陶瓷粉和实施例 1 涉及的陶瓷粉一样为焙烧物，故难以与基体用陶瓷反应，取得和实施例 1 的场合实质上同等的结果。

若将比较例 2 和实施例 1 比较，在比较例 2 如表 2 所示：“裂缝发生率”极高，这一点从图 2 所示的收缩行为、及表 3 所示的由以基体用陶瓷的烧结温度（1220℃）的烧结而得的陶瓷粉的相对密度为 96% 因为高而得到保证。即在基体用陶瓷的烧结温度下，比较例 2 所涉的陶瓷粉也烧结的缘故。另外，比较例 2 涉及的陶瓷粉如表 1 所示：因为是 BaTiO_3 和 Dy_2O_3 、 MgO 、 MnO 、 SiO_2 单纯的混合物，所以 Dy_2O_3 、 MgO 、 MnO 、 SiO_2 部分地和基本用陶瓷反应，如表 2 所示：“静电容量偏差”、及“IR 偏差”变大，“高温负载试验不合格数”也增多。

若比较例 3 和实施例 1 作比较，比较例 3 涉及的陶瓷粉的平均粒径如表 1 所示：比镍粉小，另外，从图 2 所示的收缩行为及表 3 所示的相对密度可知，在基体用陶瓷的烧结温度（1220℃）下不烧结，因此，如表 2 所示：没有裂缝发生。但是，比较例 3 涉及的陶瓷粉如表 1 所示：为 BaTiO_3 、和 Dy_2O_3 、 MgO 单纯的混合物，所以 Dy_2O_3 及 MgO 和基体用陶瓷部分地反应，如表 2 所示：“静电电容偏差”、“IR 偏差”变大，“高温负载试验不合格数”增多。

（实验例 2）

在实验例 2 中，作为基体用陶瓷，以 $\text{Ba}:\text{Ca}$ 为 90:10 (克分子)、 $(\text{Ba}, \text{Ca})/\text{Ti}$ 比为 1.002 的 $(\text{Ba}_{0.9}\text{Ca}_{0.1})\text{TiO}_3$ 为主成分，使用在其中添加进 HfO_2 、 MgO 、 MnO 、及 SiO_2 后的混合粉末，另一方面作为为了形成内部导体膜使用的导电糊所含的导电金属粉，用平均粒径 $0.5\mu\text{m}$ 的铜粉。

首先，根据和实验例 1 的场合实质上同样的方法，制作平均粒径 $0.3\mu\text{m}$ 的 $(\text{Ba}_{0.9}\text{Ca}_{0.1})\text{TiO}_3$ 粉末，另一方面，也准备平均粒径为 $0.1\mu\text{m}$ 的 HfO_2 、 MgO 、 MnO 、及 SiO_2 的各种粉末，将这些原料粉末以对 100 克分子的 $(\text{Ba}_{0.9}\text{Ca}_{0.1})\text{TiO}_3$ ， HfO_2 为 0.5 克分子、 MgO 为 0.5 克分子、 MnO 为 0.5 克分子、及 SiO_2 为 3 克分子的配比混合，得到成为基体用陶瓷所用的陶瓷原料粉的混合粉末。

此后，用和实验例 1 的场合同样的方法，将该混合粉末泥浆化，从所得的陶瓷泥浆制作陶瓷原料片。

另一方面，按照和实验例 1 的场合同样的步骤制作为形成内部导体膜用的导电糊。

这里, 关于在导电糊中添加陶瓷粉末, 如下所述, 制作实施例 2 及比较例 4 两种陶瓷粉, 使用各个陶瓷粉制作两种导电糊。

(1) 实施例 2

在平均粒径 $0.1\mu\text{m}$ 的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 的粉末中添加平均粒径 $0.1\mu\text{m}$ 的 Y_2O_3 粉末, 将这些在球磨机中湿润法混合, 800°C 温度下焙烧 2 小时, 通过粉碎, 得到焙烧物即陶瓷粉。这时, $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 及 Y_2O_3 的配比为对于 100 克分子的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 的 Y_2O_3 为 1 克分子。取得的陶瓷粉的平均粒径因为主成分为平均粒径 $0.1\mu\text{m}$ 的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 的粉末, 所以大约为 $0.1\mu\text{m}$ 。

(2) 比较例 4

在平均粒径 $0.3\mu\text{m}$ 的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 的粉末中, 添加平均粒径都是 $0.1\mu\text{m}$ 的 Y_2O_3 及 SiO_2 各粉末, 通过用球磨机湿法混合, 得到作为混合物的陶瓷粉。这时, 配比为对于 100 克分子的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 的、 Y_2O_3 为 1 克分子、及 SiO_2 为 2 克分子。作为所得的混合物的陶瓷粉末的平均粒径因为主成分为平均粒径 $0.3\mu\text{m}$ 的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 粉末, 所以大约为 $0.3\mu\text{m}$ 。

对于上述所得的实施例 2 及比较例 4 的各个涉及的导电糊, 其概要汇总示于表 4。表 4 为与实验例 1 中的表 1 对应的表格。

[表 4]

	镍粉的平均 粒径 (μm)	陶 瓷 粉	平均粒径 (μm)
		组成配比及处理	
实施例 2	0.5	[100 克分子 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ -1 克分子 Y_2O_3] 的焙烧物	0.1
比较例 4	0.5	[100 克分子 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ -1 克分子 Y_2O_3 -2 克分子 SiO_2] 的混合物	0.3

然后, 用前述的陶瓷原料片和上述的实施例 2 及比较例 4 的各个涉及的导电糊, 按照和实验例 1 的场合同样的方法, 制作成为试料的迭层陶瓷电容。

再者, 在上述迭层陶瓷电容的制作上, 烧结工序在氧分压 $10^{-7.5}$ — 10^{-10}Mpa 的 H_2 - N_2 - H_2O 气体组成的还原气氛中, 以 1000°C 温度烧结 2 小时。另外, 所得的迭层陶瓷电容外形尺寸和实验例 1 的场合一样, 宽 1.6mm 、长 3.2mm 、厚 1.2mm ,

但是，介于内部导体膜间的电介质陶瓷层的厚度为 $2.3\mu\text{m}$ 。

以下，用和实验例 1 的场合同样的方法，评价各种特性及性状，其评价结果示于表 5、表 6 及图 3。还有，表 5 与实验例 1 的表 2 对应，表 6 与表 3 对应，图 3 与图 2 对应。

[表 5]

	裂缝 发生率 (%)	静止电容 (μF)	静电电容偏差			绝缘电阻 logIR	IR 偏差			高温负载试 验的不合格 (个/72 个)
			最大值	最小值	标准偏差		最大值	最小值	标准偏差	
实施例 2	0	2.21	2.37	2.08	0.04	10.53	10.64	10.2	0.02	0
比较例 4	15	2.1	2.38	1.81	0.11	10.31	10.65	9.91	0.11	7

[表 6]

	相对密度(%)
实施例 2	66
比较例 4	94

实施例 2 中，添加入导电糊的陶瓷粉的平均粒径和表 4 所示：此铜粉的平均粒径小。另外，表 6 所示的相对密度为 66% 低，又从图 3 所示的收缩行为可知，在基体用陶瓷烧结温度（ 1000°C ）下没有烧结。因此，如表 5 所示，不发生裂缝，另外，因陶瓷粉末不易与基体用陶瓷产生反应，故如表 5 所示：“静电电容偏差”、及“IR 偏差”小、“高温负载试验的不合格数”为 0，可知获得稳定的特性。

另一方面，在比较例 4 中，如表 5 所示：裂缝较多发生。这是因为从图 3 所示的收缩行为及表 6 所示的相对密度 94% 高的这一点可知，在基体用陶瓷的烧结温度（ 1000°C ）下，陶瓷粉也烧结了的缘故。另外，在比较例 4 中，陶瓷粉因为纯粹是 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 和 Y_2O_3 、及 SiO_2 的混合物，所以 Y_2O_3 部分地与基体用陶瓷反应，“静电电容偏差”、及“IR 偏差”变大，另外“高温负载试验的不合格数”增多。

[实验例 3]

在实验例 3 中，作为基体用陶瓷，取 Ba : Sr : Ca 为 90 : 5 : 5（克分子），Ti : Zr 为 85 : 15（克分子），以 (Ba、Ca、Sr) / (Ti、Zr) 比为 1.001 的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 为主成分，用将 Y_2O_3 、 MnO 、 SiO_2 添加入其

中的粉末, 另一方面, 作为形成内部导体膜用的导电糊所含的导电金属粉, 用平均粒径 $0.4\mu\text{m}$ 的 Ag-Pd 合金粉。

首先准备基体用陶瓷所用的陶瓷原料粉。即根据实际上和实验例 1 的场合同样的方法, 制作平均粒径 $0.3\mu\text{m}$ 的 $(\text{Ba}_{0.90}\text{Sr}_{0.05}\text{Ca}_{0.05})(\text{Ti}_{0.85}\text{Zr}_{0.15})\text{O}_3$ 粉末, 在上述 100 克分子的粉末中, 加入平均的粒径都是 0.1 克分子的 Y2O3 粉 0.2 克分子、MnO 粉 0.5 克分子、及 SiO2 粉 2 克分子后混合, 得到成为基体用陶瓷的混合粉末。

然后, 根据实质上和实验例 1 同样的方法, 将该混合粉末制成泥浆, 所制备的泥浆得到陶瓷原料片。

另一方面, 按照和实验例 1 的场合同样的步骤制作形成内部导体膜用的导电糊, 这里, 关于添加入导电糊的陶瓷粉末, 如下所述, 制作实施例 3 及比较例 5 的两种陶瓷粉末, 用各个陶瓷粉制作两种导电糊。

(1) 实施例 3

平均粒径都为 $0.1\mu\text{m}$ 的 HfO_2O_3 及 MnO 的粉末添加入平均粒径 $0.1\mu\text{m}$ 的 BaTiO_3 中, 用球磨机将它们湿法混合, 800°C 温度下焙烧 2 小时, 通过粉碎, 得到焙烧物即陶瓷粉。这时, BaTiO_3 、 HfO_2O_3 及 MnO 的配比为对于 100 克分子的 BaTiO_3 、 HfO_2O_3 为 1.5 克分子、MnO 为 0.5 克分子。所得的陶瓷粉的平均粒径因为主成分为平均粒径 $0.1\mu\text{m}$ 的 BaTiO_3 粉, 所以大约为 $0.1\mu\text{m}$ 。

(2) 比较例 5

和上述的实施例 3 比较, 除去主成分 BaTiO_3 粉中平均粒径为 $0.6\mu\text{m}$ 的粉末, 按照和实施例 3 的场合同样的方法, 得到平均粒径大约为 $0.6\mu\text{m}$ 的陶瓷粉。

对于上述所得的实施例 3 及比较例 5 的各个涉及的导电糊, 其概要汇总示于表 7。表 7 为与实验例 1 中表 1 及实验例 2 中表 4 对应的表格。

[表 7]

	Ag-Pd 粉的平均粒径 (μm)	陶 瓷 粉	平均粒径 (μm)
		组成配比及处理	
实施例 3	0.4	[100 克分子 BaTiO_3 -1.5 克分子 HfO_2O_3 -0.5 克分子 MgO] 的焙烧物	0.1
比较例 5	0.4	[100 克分子 BaTiO_3 -2 克分子 HfO_2O_3 -0.5 克分子 MgO] 的焙烧物	0.6

用前述的陶瓷原料片和实施例 3 及比较例 5 和各个涉及的导电糊，按照和实验例 1 的场合实际上同样的方法制作成为试料的迭层陶瓷电容。

再者，制作上述迭层陶瓷电容用的烧结工序和实验例 1 的场合不同，在大气中，1100℃温度下烧结 2 小时。另外，所得的迭层陶瓷电容的外形尺寸和实验例 1 的场合一样，宽 1.6mm、长 3.2mm、厚 1.2mm，介于内部导体膜间的电介质陶瓷层厚 $2.1\mu\text{m}$ 。

以下，对这样的实施例 3 及比较例 5 的各个，在实验例 1 及 2 上进行过的各种评价中，只对烧结后迭层体的裂缝的发生率、及应添加入导电糊的陶瓷粉在基体用陶瓷的烧结温度（1100℃）下烧结后的相对密度进行评价。这些评价结果示于表 8。

[表 8]

	裂缝发生率(%)	相对密度(%)
实施例 3	0	68
比较例 5	8	29

实施例 3 中，添加入导电糊的陶瓷粉的平均粒径和表 7 所示，比 Ag-Pd 粉末的平均粒径小，另外，从该陶瓷粉的相对密度示于表 8 为低于 90% 的 68% 来看。在基体用陶瓷的烧结温度（1100℃）下不烧结。由此可知，如表 8 所示不产生裂缝。

另一方面，在比较例 5 中，如表 8 所示，产生裂缝较多。这是由于添加入导电糊的陶瓷粉在基体用陶瓷的烧结温度（1100℃）烧结后的相对密度如表 8 所示，相当低，该陶瓷粉的平均粒径如表 7 所示，比 Ag-Pd 粉的平均粒径大，烧结前干燥的导电糊膜中，不能使陶瓷粉均匀地存在 Ag-Pd 粉末间的缘故。

（实验例 4）

在实验例 4 中，作为基体用陶瓷，以 Ba : Ca 为 95 : 5 (克分子)、(Ba、Ca) / Ti 比为 1.003 的 $(\text{Ba}_{0.95}\text{Ca}_{0.05})\text{TiO}_3$ 为主成分，用在其中添加进 DY_2O_3 、 MgO 、 MnO 、及 SiO_2 后的混合粉末，另一方面作为为了形成内部导体膜使用的导电糊所含的导电金属粉，用平均粒径 $0.3\mu\text{m}$ 的铜粉。

首先，用实质上 and 实验例 1 的场合实质上同样的方法，制作平均粒径 $0.3\mu\text{m}$ 的 $(\text{Ba}_{0.95}\text{Ca}_{0.005})\text{TiO}_3$ 粉末，另一方面，准备平均粒径为 $0.1\mu\text{m}$ 的 DY_2O_3 、 MgO 、 MnO 、及 SiO_2 的各种粉末，将这些原料粉末以对 100 克分子的 $(\text{Ba}_{0.95}\text{Ca}_{0.005})$

TiO₃, DY₂O₃ 为 0.3 克分子、MgO 为 0.5 克分子、MnO 为 0.5 克分子、及 SiO₂ 为 2.0 克分子的配比混合,得到成为基体用陶瓷所用的陶瓷原料粉的混合粉末。

然后,用和实验例 1 的场合同样的方法,将该混合粉末泥浆化,从所得的陶瓷泥浆制作陶瓷原料片。

另一方面,用以下方法制作形成内部导体膜用的实施例 4 涉及的导电糊。

即,将平均粒径都为 0.1 μm 的 BaCO₃、CaCO₃、TiO₃、ZrO₂ 及 Y₂O₃ 的粉末各秤重 BaCO₃90 克分子、CaCO₃5 克分子、TiO₃90 克分子、ZrO₂10 克分子、及 DY₂O₃2.5 克分子,将它们依上述配比混合后用球磨机湿润法混合,1100℃温度下焙烧 2 小时,通过粉碎,得到焙烧物即陶瓷粉。该陶瓷粉的平均粒径为 0.15 μm。

此后,将 47.5 重%的前述平均粒径 0.3 μm 的镍粉、2.5 重量%的上述陶瓷粉、35 重量%的有机赋形剂,该赋形剂为乙基纤维素溶解在萘品醇中制作成,前者 10 重量%,后者 90 重量%、及 15 重量%萘品醇,通过用 3 辊球磨机作分散混合处理,制作成分散良好的镍粉和含有陶瓷粉的实施例 4 涉及的导电糊。

对于这样所得的实施例 4 涉及的导电糊,其概要示于表 9,表 9 为与实验例 1 中表 1 对应的表格。

[表 9]

	镍粉的平均 粒径 (μm)	陶 瓷 粉	平均粒径 (μm)
		组成配比及处理	
实施例 4	0.3	[90 克分子 BaCO ₃ -5 克分子 CaCO ₃ -2.5 克分子 Y ₂ O ₃ -90 克分子 TiO ₂ -10 克分子 ZrO ₃]的焙烧物	0.15

然后,用前述的陶瓷原料片和实施例 4 涉及的导电糊,按照和实验例 1 的场合同样的方法,制作成为试料的迭层陶瓷电容。

再者,在所得的迭层陶瓷电容上,介于内部导体膜间的电介质陶瓷层的厚度为 2.3 μm。

此后,用和实验例 1 的场合同样的方法,评价各种特性及性状,其评价结果示于表 10 及表 11。表 10 与实验列 1 的表 2 对应,表 11 同样和表 3 对应。

[表 10]

	裂缝 发生率 (%)	静止电容 (μF)	静电电容偏差			绝缘电阻 logIR	IR 偏差			高温负载试 验的不合格 (个/72 个)
			最大值	最小值	标准偏差		最大值	最小值	标准偏差	
实施例 4	0	2.33	2.47	2.19	0.04	10.60	10.7	10.2	0.02	0

[表 11]

	相对密度(%)
实施例 4	57

在实施例 4 中, 添加入导电糊的陶瓷粉的平均粒径如表 9 所示: 比镍粉的平均粒径小。另外, 表 11 所示的相对密度为 57% 低, 在基极内陶瓷的烧结温度 (1220℃) 下的烧结。因此, 如表 10 所示: 无裂缝发生, 另外, 因陶瓷粉不易与基体用陶瓷反应, 故“静电电容偏差”、及“IR 偏差”变小, “高温负载试验的不合格数”为 0, 可知, 能得到稳定的特性。

如上所述, 采用本发明涉及的导电糊, 加上导电金属粉, 包括陶瓷粉, 该陶瓷粉为 Re (Re 为 La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Lu 及 Y 中至少一种。)、包括从 Mg 及 Mn 的化合物中选出的至少一种, 并且焙烧过的 ABO_3 系 (A 为 Ba、或 Ba 以及其一部分被转换成 Ca 及 Sr 的至少一种、B 为 Ti 或 Zr 以及其一部分被转换成 Zr 及 Hf 的至少一种) 的粉末, 用该导电糊形成迭层陶瓷电子器件中内部导体膜, 在烧结工序中, 首先能使内部导体膜的收缩行为趋近陶瓷层的收缩行为。

另外, 上述的陶瓷粉因为具有比金属粉更小的平均粒径, 所以在导电糊或干燥后的导电糊膜中, 就能使陶瓷粉均匀地存在金属粉之间。

从上述可知, 在得到迭层陶瓷电子器件其有的烧结后的迭层体上, 不易产生裂缝等结构上缺陷。

另外, 导电糊所含的陶瓷粉选择成在构成迭层电子器件陶瓷层的基体用陶瓷的烧结温度下也不烧结的粉末, 所以, 烧结工序的结果是能避免该粉末和基体用陶瓷间部分产生反应, 因此, 陶瓷粉的含有能对陶瓷层的电气特性不带来实质性的影响, 其结果能减低所得的迭层陶瓷电子器件的电气特性偏差。

从上述这些可知, 在批量生产上具有良好的成品率, 能制造特性稳定的迭层陶瓷电子器件。

因此, 本发明在应用了迭层陶瓷电子器件时, 有利于推进迭层陶瓷电容的小型化和大容量化。

在本发明涉及的迭层陶瓷电子器件上, 提供内部导体膜的导电糊所含的陶瓷粉取和构成陶瓷层的基体用陶瓷取同一或类似的组成, 故作为基体用陶瓷的

主成分如用能以一般式 $A'B'O_3$ (A' 为 Ba 或 Ba 以及其一部分被转换成 Ca 及 Sr 的至少一种、 B' 为 Ti 或 Ti 以及其一部分被转换成 Zr 及 Hf 的至少一种) 表示的粉末, 在烧结时, 导电糊所含的陶瓷粉的成分即使向陶瓷层扩散, 也能将由其引起的影响滞留在最小限度上。

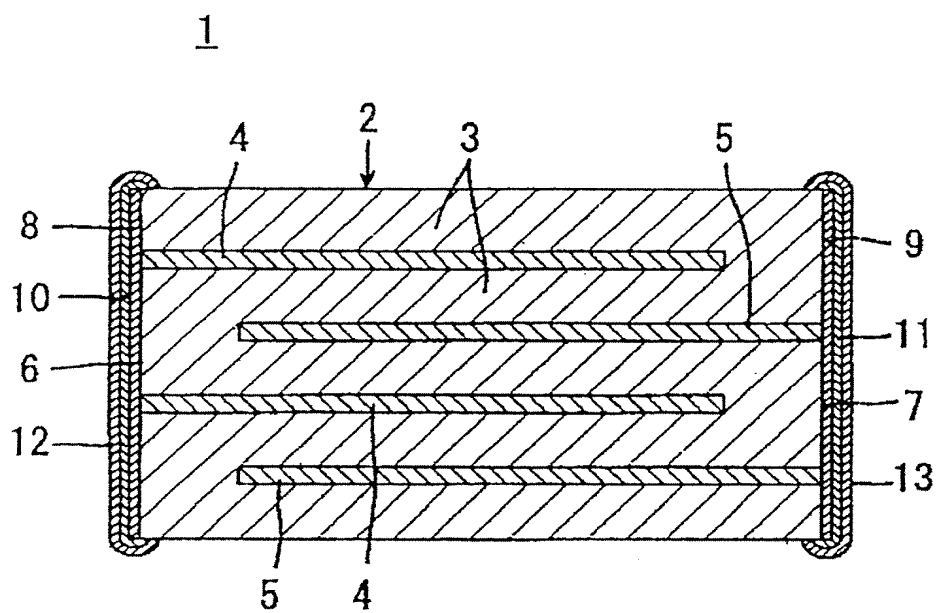


图 1

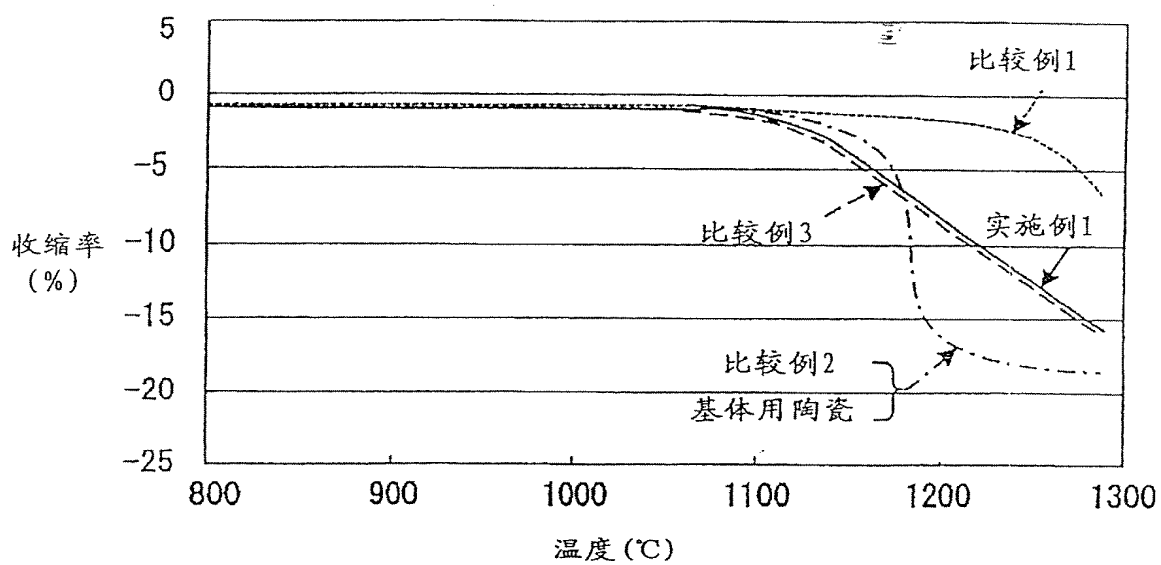


图 2

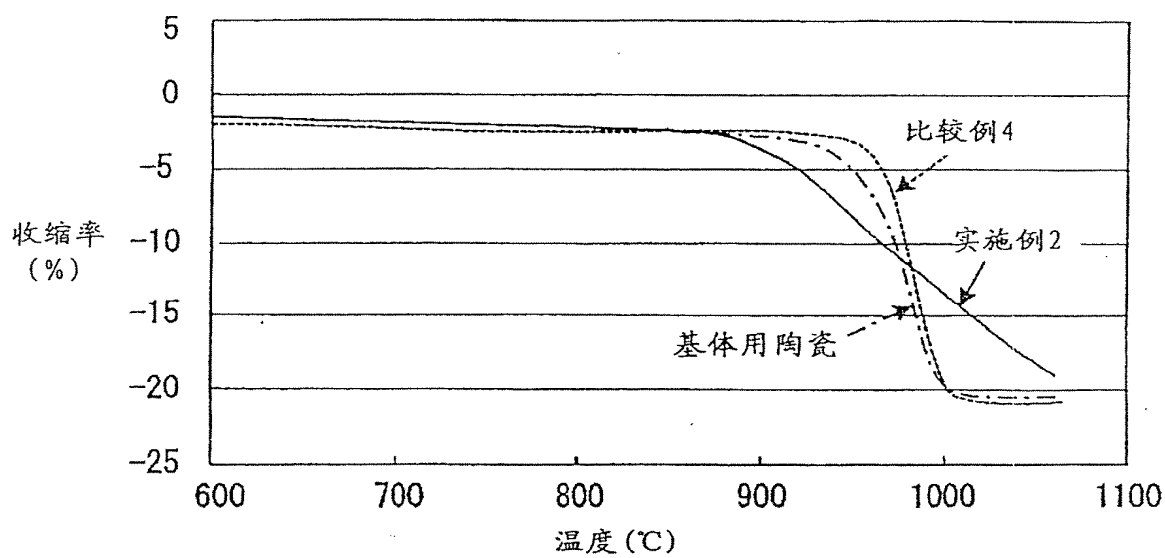


图 3